

МОДЕЛИРОВАНИЕ ПАРАЛЛЕЛЬНОЙ ОБРАБОТКИ ЗАПРОСОВ НА ВЫСОКОПРОИЗВОДИТЕЛЬНЫХ МНОГПРОЦЕССОРНЫХ СИСТЕМАХ С МНОГОЯДЕРНЫМИ УСКОРИТЕЛЯМИ

В работе предлагается математическая модель мультипроцессора баз данных, оснащенного многоядерными сопроцессорами, позволяющая моделировать передачу данных между сопроцессором и основной памятью в сжатом виде. Модель включает в себя модель аппаратной платформы, модель операционной среды и стоимостную модель. На базе предложенной модели разработан эмулятор, позволяющий оценить применимость методов сжатия при передаче данных между сопроцессором и основной памятью.

Руководитель проекта - к.ф.-м.н. П.С. Костенецкий

ЦЕЛЬ РАБОТЫ

Разработка математической модели, позволяющей моделировать многопроцессорные системы баз данных, оснащенные многоядерными сопроцессорами

ПУБЛИКАЦИИ

2 магистерские диссертации

19 научных статей

12 научных докладов

ИНДЕКСИРОВАНИЕ

2 статьи в SCOPUS

14 статей в РИНЦ

В настоящее время одним из перспективных направлений развития параллельных систем баз данных является использование гибридных вычислительных комплексов с узлами, содержащими многоядерные сопроцессоры. Для исследования произвольных многопроцессорных конфигураций обычно используются математические модели. В работе предложена новая математическая модель мультипроцессора баз данных, оснащенного многоядерными сопроцессорами, являющаяся расширением модели DMM. Модель включает в себя модель аппаратной платформы, модель операционной среды и стоимостную модель.

Основными элементами модели аппаратной платформы являются - процессорный модуль, сопроцессорный модуль и модуль коммутатора. В рамках данной модели аппаратные архитектуры систем баз данных представляются в виде HDM-деревьев. Узлы HDM-деревьев представляют собой процессорные модули, сопроцессорные модули и модули сетевого коммутатора. Ребра дерева соответствуют каналам передачи данных. На HDM-дерево накладываются следующие ограничения:

- корневым узлом HDM-дерева может быть только модуль сетевого коммутатора;
- листовым узлом HDM-дерева могут быть только сопроцессорные модули;
- сопроцессорные модули могут быть связаны с сетевым коммутатором только посредством процессорного модуля.

На рис. 1 представлен пример моделируемой аппаратной конфигурации системы баз данных. Система представляет кластер с вычислительными узлами, содержащими многоядерные ускорители.

Предполагается, что к моменту начала выполнения запроса база данных уже целиком равномерно распределена в оперативной памяти кластера между всеми процессорными модулями. Обработка операции соединения производится только на сопроцессорных модулях.

Модель операционной среды.

Минимальной единицей данных в предлагаемой модели будем считать кортеж. Допустим, все кортежи имеют одинаковый размер. При обработке кортежи могут делиться сопроцессорным модулем на две группы – свои и чужие. Свои кортежи – это кортежи, которые должны быть обработаны на данном сопроцессорном модуле. Чужие кортежи должны быть обработаны на других сопроцессорных модулях. Номер сопроцессорного модуля, которому необходимо передать чужие кортежи, определяется с помощью функции пересылки.

Время передачи данных между вычислительным узлом и сопроцессором можно уменьшить, применив сжатие данных в СУБД. Будем считать, что данные в моделируемой СУБД хранятся в сжатом виде. Данные разбиты на фрагменты, называемые томами. Размер тома зависит от количества кортежей, содержащихся в томе, и коэффициента сжатия данных. Коэффициентом сжатия данных будем называть отношение объема сжатых данных к объему исходных данных. Коэффициент перекоса указывает долю своих кортежей в томе. Время работы модели разбивается на такты.

На основе предложенной модели мультипроцессоров баз данных, оснащенных многоядерными сопроцессорами, разработан эмулятор, позволяющий оценить применимость методов сжатия



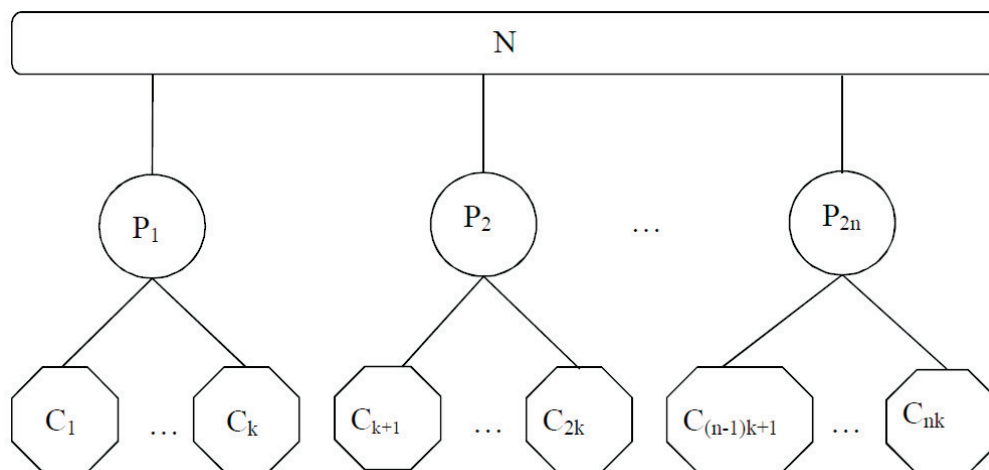


Рис. 1. Пример аппаратной конфигурации в виде HDM-дерева

при передаче данных между сопроцессором и основной памятью. Один такт работы модели представлен на рис. 2.

ОСНОВНЫЕ ПРИНЦИПЫ РАБОТЫ ЭМУЛЯТОРА

- ➔ Сопроцессорный модуль за один такт обрабатывает один том данных.
- ➔ Процессорный модуль передает необработанный том данных на сопроцессорный модуль. Если в буфере процессорного модуля есть том для передачи на сопроцессор, то он отправляет этот том в очередь модуля коммутатора, либо в очередь своего сопроцессора.
- ➔ Модуль коммутатора извлекает из своей очереди тома данных и отправляет их получателям – в буфер процессорного модуля.

При проведении вычислительных экспериментов предполагалось, что отношения R и S имеют общий атрибут A. Отношение S фрагментировано по общему атрибуту, отношение R фрагментировано по всем узлам по произвольному атрибуту. Процентное содержание «своих» кортежей во фрагментах отношения R определялось коэффициентом перекоса. В ходе экспериментов на суперкомпьютере «Торнадо ЮУрГУ» вычислялось естественное соединение отношений R и S с использованием алгоритма МНЖ с различным значением перекоса (рис. 3). С помощью разработанного эмулятора было произведено моделирование выполнения алгоритма МНЖ на HDM-дереве, описывающем архитектуру суперкомпьютера «Торнадо ЮУрГУ» (рис. 4). Сравнение результатов экспериментов показало, что эмулятор адекватно моделирует выполнение транзакции на вычислительном кластере.

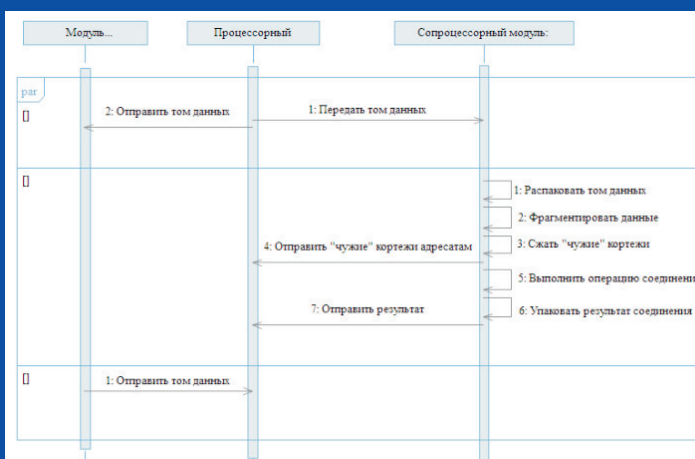


Рис. 2. Такт работы модели

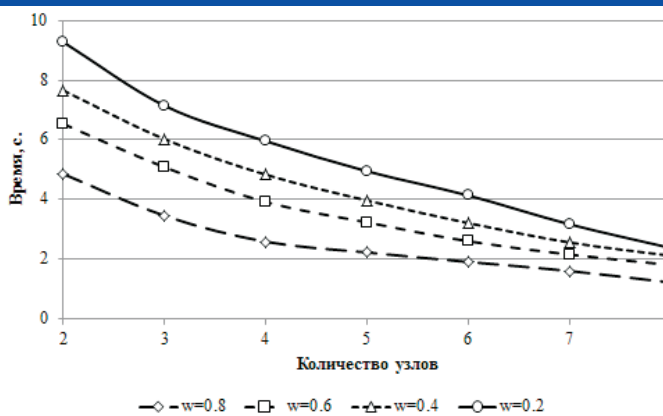


Рис. 3. Выполнение операции соединения на суперкомпьютере «Торнадо ЮУрГУ»

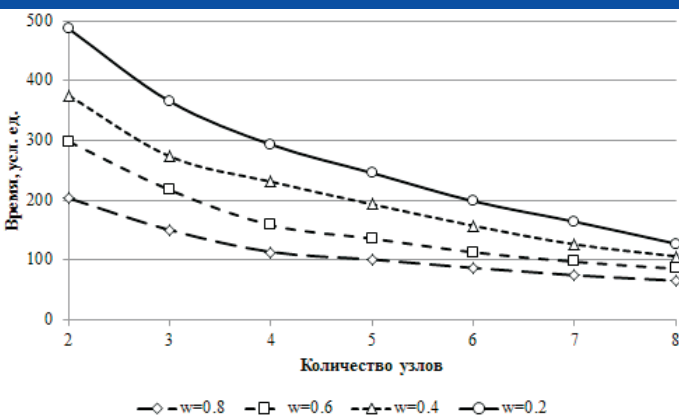


Рис. 4. Моделирование выполнения запроса на эмуляторе

